

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-091371  
(43)Date of publication of application : 31. 03. 2000

(51)Int. Cl. H01L 21/60

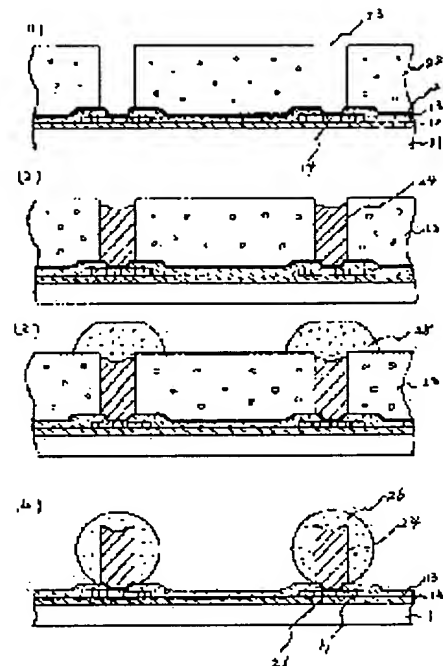
(21)Application number : 10-259035 (71)Applicant : SEIKO EPSON CORP  
(22)Date of filing : 11. 09. 1998 (72)Inventor : TSUDA AKIHITO

## (54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To absorb stresses applied to bumps after mounting with pillar-shaped metal bumps by forming the pillar-shaped metal bumps on pad electrode parts of a semiconductor substrate and forming solder bumps around the pillar-shaped metal bumps.

**SOLUTION:** A silicon oxide film 2 and a passivation film 13 are formed successively on a semiconductor substrate 11. After aperture parts are formed in parts corresponding to aluminum pads 14, an under-barrier layer 21 is formed on the passivation film 13. A photoresist film 22 is formed on the under-barrier layer 21, specified processes are performed, and aperture parts 23 for performing selective plating are formed. After that, copper plating is performed, and pillar-shaped copper plating bumps 24 are formed, and then solder layers 25 are formed on the bumps 24 through solder paste plating. After the photoresist film 22 is peeled, an unwanted under barrier film is eliminated by etching. Spherical solder bumps 26 are formed around the pillar-shaped copper plating bumps 24 by thermal treatment.



## LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2000-91371  
(P2000-91371A)

(43)公開日 平成12年3月31日(2000.3.31)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/92 21/60	6 0 2 E 4 M 1 0 5 3 1 1 S

審査請求 未請求 請求項の数5 O L (全 4 頁)

(21)出願番号 特願平10-259035

(22)出願日 平成10年9月11日(1998.9.11)

(71)出願人 000002369

セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号

(72)発明者 津田 昭仁

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74)代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

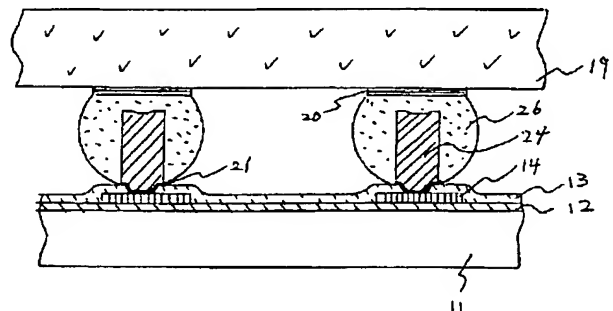
Fターム(参考) 4M105 AA17 FF02 FF03 FF04

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】半田バンプを使用した半導体装置を、回路基板上に半田バンプの溶融により実装した場合には半導体基板と、回路基板との熱膨張係数の差によるストレスにより半田バンプに応力が掛かり、長期間使用すると半田バンプにクラックが入ってしまい使用出来なかった。

【解決手段】半田バンプの中の金属バンプ24に着目し、半田バンプにかかる応力を柱状金属バンプの構造、及び回路基板側の電極構造で吸収できるようにした。



## 【特許請求の範囲】

【請求項1】半導体基板上に回路を構成する素子が形成され、かつ回路の入出力および電源電圧を供給するためのパッドを有する半導体装置において、前記半導体基板のパッド電極部に、柱状金属バンプと、前記柱状金属バンプの周囲に半田バンプが形成されてなることを特徴とする半導体装置。

【請求項2】請求項1に記載の半導体装置において、前記柱状金属バンプは半導体基板側が太く、反基板側が細い構造を有することを特徴とする半導体装置。

【請求項3】請求項1に記載の半導体装置において、実装するための回路基板は前記半導体装置のバンプ接着部面積より大きい接着電極を有するものを使用することを特徴とする半導体装置。

【請求項4】請求項1に記載の半導体装置において、実装するための回路基板の接続用電極として柱状の金属バンプを有するものを使用することを特徴とする半導体装置。

【請求項5】請求項1に記載の半導体装置において、パッシベーション膜上に、スパッタ法によりアンダーバリア層を形成し、前記アンダーバリア層の上にフォトレジスト膜を形成し、所定のフォト工程を経て、選択メッキを行うための開口部を形成する工程、及び、金属メッキを行い柱状金属メッキバンプを形成する工程、及び、前記柱状金属メッキバンプの上に半田層を、メッキ、又は半田ペースト印刷により形成する工程、及び、フォトレジスト膜を剥離後、不要なアンダーバリア膜をエッチング除去し、かる後、熱処理によりウェットバックを行い、球形の半田バンプを、柱状金属メッキバンプの周囲に形成する工程を有することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置の外部接続技術、及び半導体装置のパッケージ技術に関する。

## 【0002】

【従来の技術】従来、半導体装置の外部接続端子として形成される半田バンプは、例えば図1に断面図を示すように、パッドアルミ14の上にアンダーバリア金属膜15を形成し、さらに半田に対するバリア層としてニッケルの金属台座層16を形成した後、半田バンプ17を形成していた。この半田バンプに対して、回路基板19上に形成した金属層18を位置合わせし、半田の溶融により実装していた。

## 【0003】

【発明が解決しようとする課題】前記の様な従来構造の半田バンプを使用した半導体装置を、回路基板上に半田バンプの溶融により実装した場合には、半導体基板と回路基板との熱膨張係数の差により半田バンプに応力が掛かり、長期間使用した場合、又は、温度サイクル試験を

行くと、半田バンプにクラックが入ってしまうと言う問題があり実用に耐えられなかった。

## 【0004】

【課題を解決するための手段】本発明は、半導体基板のパッド電極部に、柱状金属バンプを形成し、しかる後前記柱状金属バンプの周囲に半田バンプを形成した構造とすることにより、実装後にバンプにかかるストレスを、柱状金属バンプで吸収するものである。また、前記柱状金属バンプは、半導体基板側が太く反基板側が細い構造とするすることにより、よりストレスを吸収しやすくするものである。更に又、前記半導体装置を実装するための回路基板に、前記半導体装置のバンプ接着部面積より大きい接着電極を形成すること、または、前記回路基板に柱状金属バンプを形成し、両者の柱状金属バンプにより実装ストレスを吸収する構造とするものである。

## 【0005】

【発明の実施の形態】以下、本発明の好適な実施例を図面を用いて説明する。(第一実施形態)図2は、本発明を適用して有効な半導体装置を回路基板に半田溶融させて実装した一例の断面図である。この実施例の半田バンプは半導体基板11の上に形成された後、製品用回路を組むための回路基板19の上に形成された金属配線20に接続される。なお本実施例では、金属配線20は半導体側のバンプ接触面積より大きく形成されているものである。図2では狭い範囲の図となっているが、回路基板19には幾つかの半導体装置が実装され製品となるものである。この実施例の半導体装置は断面図に示すように、柱状金属メッキバンプ24の周囲に半田バンプ26が形成されているものである。

【0006】次に、図3を参照しながら、前記実施例の半導体装置の製造プロセスの一例について説明する。なお、半導体基板上に回路を構成する工程は従来の半導体装置の製造プロセスと同様であるので説明を省略し、パッシベーション膜形成後のプロセスを説明する。

【0007】図3(1)の工程は、パッシベーション膜13を形成しアルミパッド14に対応した部分に開口部をあけた後、スパッタ法によりパッシベーション膜13の上にTiとCuからなるアンダーバリア層21を形成する。次に、前記アンダーバリア層21の上にフォトレジスト膜22を形成し、所定の工程を経て、選択メッキを行うための開口部23を形成する。しかる後、図3(2)に示すように、銅メッキを行い柱状銅メッキバンプ24を形成する。続いて、図3(3)に示すように、上記柱状銅メッキバンプ24の上に半田層25を、メッキ、又は半田ペースト印刷により形成する。その後、フォトレジスト膜22を剥離後、不要なアンダーバリア膜をエッチング除去する。しかる後、熱処理によりウェットバックを行い、球形の半田バンプ26が図3(4)に示すように、柱状銅メッキバンプ24の周囲に形成されて半導体装置が完成される。上記プロセスに従うと半田バ

ンプの中心に柱状金属メッキバンプを有する半導体装置が得られ、実装時のストレスを柱状金属メッキバンプ部分で吸収できるものである。

【0008】(第二実施形態)図4は、第二実施形態に係る半導体装置を、回路基板に半田溶融させて実装した一例の断面図である。本実施形態は、応力吸収を行う柱状金属メッキバンプを、回路基板側にも形成することにより、実装時のストレスに対してさらに強くするものである。半導体基板側の構造は第一実施形態と同じである。回路基板の構造は、回路基板19に金属配線27を形成した後、選択メッキ工程により柱状金属メッキバンプ28を形成する。回路基板19と半導体基板11の実装時には、柱状金属メッキバンプ28と柱状金属メッキバンプ24が、図4に示すように横方向で重なるように位置合わせを行い、実装時のストレスによりバンプに架かるせん断応力に対抗できるようにするものである。

【0009】(第三実施形態)図5は、第三実施形態に係る半導体装置を、回路基板に半田溶融させて実装した一例の断面図である。本実施形態は、第一実施形態とほぼ同様な工程で形成されるが、柱状金属メッキバンプの形状を、半導体基板側が太く反基板側が細い構造とするものである。この様な構造とすることにより、より大きなせん断応力に耐えられるものとなる。

【0010】

【発明の効果】以上説明したように、半導体基板のパッド電極上に、柱状金属バンプを形成した後、前記柱状金属バンプの周囲に半田バンプを形成した構造とすることにより、実装後に半導体基板と、回路基板との熱膨張係数の差により半田バンプにかかるストレスを、柱状金属バンプで吸収するものである。また、前記柱状金属バンプは、半導体基板側が太く反基板側が細い構造とすることにより、よりストレスを吸収しやすくするものである。更に又、前記半導体装置を実装するための回路基板に、前記半導体装置のバンプ接着部面積より大きい接着電極を形成することにより、柱状金属バンプが無い部分

の半田断面積を大きくしせん断強度を上げるものである。また、前記回路基板に柱状金属バンプを形成し、半田バンプ中の二本の柱状金属バンプにより実装ストレスを吸収する構造とするものである。

【図面の簡単な説明】

【図1】従来の半導体装置の一実施例を示す断面図。

【図2】本発明を適用して好適な半導体装置の一実施例を示す断面図。

【図3】本発明の実施例の半導体装置の製造プロセスを工程順に示す断面図。

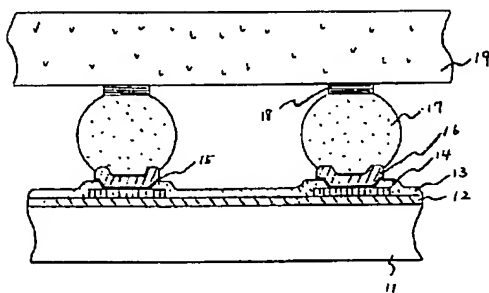
【図4】本発明を適用して好適な半導体装置の他の実施例を示す断面図。

【図5】本発明を適用して好適な半導体装置のさらに他の実施例を示す断面図。

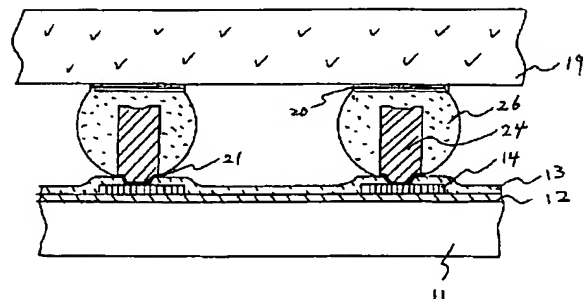
【符号の説明】

- 11 シリコン基板
- 12 シリコン酸化膜
- 13 パッシベーション膜
- 14 アルミパッド
- 15 アンダーバリア膜
- 16 金属メッキ台座層
- 17 半田バンプ
- 18 金属配線層
- 19 回路基板
- 20 大型金属配線層
- 21 アンダーバリア層
- 22 フォトリジスト
- 23 選択メッキ用開口部
- 24 柱状銅バンプ
- 25 半田バンプ層
- 26 半田バンプ
- 27 金属配線層
- 28 柱状金属バンプ
- 29 テーパー付き柱状金属バンプ

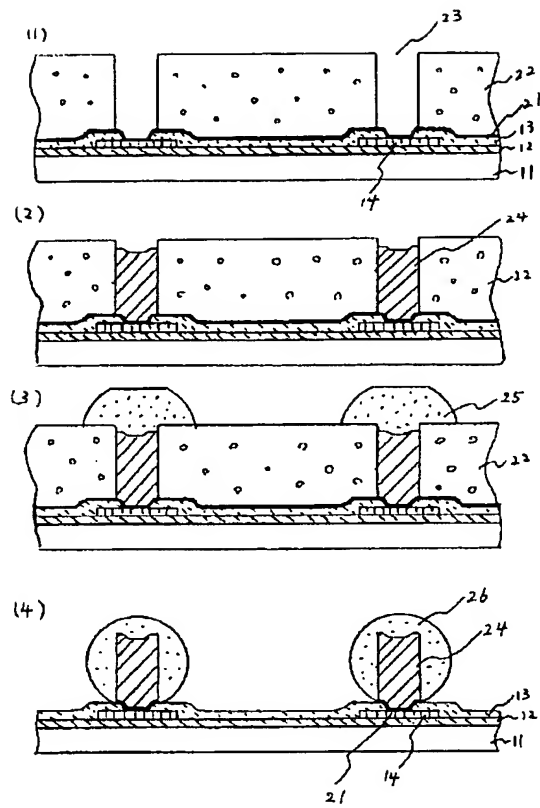
【図1】



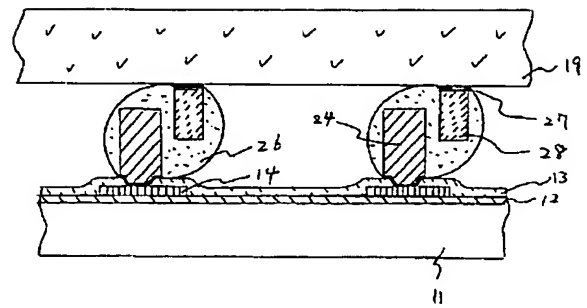
【図2】



【図3】



【図4】



【図5】

